

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-283934

(43)公開日 平成11年(1999)10月15日

(51) Int.Cl.
 H 01 L 21/28
 G 02 F 1/136
 H 01 L 29/786
 21/336

説明記号

5 0 0

F I
 H 01 L 21/28
 G 02 F 1/136
 H 01 L 29/78
 6 1 6 K
 6 2 7 Z

審査請求 未請求 請求項の数19 OL (全 16 頁)

(21)出願番号

特願平10-86291

(22)出願日

平成10年(1998)3月31日

(71)出願人

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72)発明者

井上 和式

東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

(72)発明者

青木 理

東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

(72)発明者

斎谷 宗人

東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

(74)代理人 井理士 朝日奈 宗太 (外1名)

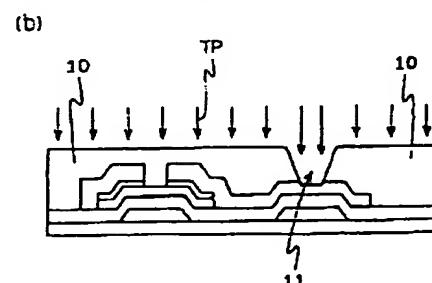
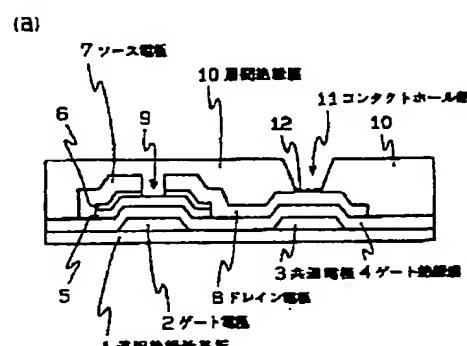
最終頁に続く

(54)【発明の名称】薄膜トランジスタの製造方法およびこれを用いた液晶表示装置

(57)【要約】

【課題】層間絶縁膜のコンタクトホールを介した画素電極とドレイン電極とのコンタクト抵抗値が、安定的に $10 \times 4\Omega$ 以下にすることができるTFTアレイの製造方法および液晶表示装置を提供する。

【解決手段】本発明の液晶表示装置用TFTの製造方法は、TFTを形成する工程と、前記透明絶縁性基板上に該TFT領域に起因する段差部をなくすように表面が平坦化された層間絶縁膜を形成する工程と、該層間絶縁膜のドレイン電極の上部にコンタクトホールを設け、該コンタクトホールを介して下部のドレイン電極と電気的に接続されるように該層間絶縁膜上に画素電極を形成する工程と、前記層間絶縁膜にコンタクトホール部を形成したのち、該コンタクトホール部に露出した前記下部のドレイン電極の表面を含む基板表面を、コンタクト部表面を清浄化するために表面処理する工程を含んでなるものである。



【特許請求の範囲】

【請求項1】 透明絶縁性基板上にゲート電極、ゲート絶縁膜、半導体層、ソース電極およびドレイン電極を順次設けて薄膜トランジスタを形成する工程と、前記透明絶縁性基板上に該薄膜トランジスタ領域に起因する段差部をなくすように表面が平坦化された透明性樹脂からなる層間絶縁膜を形成する工程と、該層間絶縁膜の前記ドレイン電極の上部にコンタクトホールを設け、該コンタクトホールを介して下部のドレイン電極と電気的に接続されるように該層間絶縁膜上に透明導電膜からなる画素電極とを形成する工程からなる液晶表示装置用薄膜トランジスタの製造方法であって、前記層間絶縁膜にコンタクトホール部を形成したのち、該コンタクトホール部に露出した前記下部のドレイン電極の表面を含む基板表面を、コンタクト部表面を清浄化するために表面処理する工程を含む液晶表示装置用薄膜トランジスタの製造方法。

【請求項2】 前記コンタクトホールを前記ドレイン電極につながる接続電極の上部に設ける請求項1記載の液晶表示装置用薄膜トランジスタの製造方法。

【請求項3】 前記表面処理を、コンタクトホール部形成後、該コンタクトホール部表面を除く前記層間絶縁膜の表面全体にフォトレジストを覆った状態で行い、そののち、フォトレジストを除去する工程をさらに含む請求項1記載の液晶表示装置用薄膜トランジスタの製造方法。

【請求項4】 前記表面処理を物理的な方法および化学的な方法のうち少なくとも一方により行なう請求項3記載の液晶表示装置用薄膜トランジスタの製造方法。

【請求項5】 前記物理的な方法による表面処理の工程として、酸素プラズマ処理、窒素プラズマ処理、ヘリウムプラズマ処理、窒素イオン注入、リンイオン注入、ホウ素イオン注入および水素イオン注入のうちから選ばれた少なくともひとつ的方法を用いる請求項1または3記載の液晶表示装置用薄膜トランジスタの製造方法。

【請求項6】 前記物理的な方法による表面処理の工程として、前記画素電極と接続される下部のドレイン電極に対しエッチング可能なガスを用いたドライエッチングで表面をライトエッチングする方法を用いる請求項1または3記載の液晶表示装置用薄膜トランジスタの製造方法。

【請求項7】 前記物理的な方法による表面処理の工程として、請求項5記載の方法と請求項6記載の方法とを組み合わせた方法を用いる請求項1または3に記載の液晶表示装置用薄膜トランジスタの製造方法。

【請求項8】 前記化学的な方法による表面処理の工程として、前記画素電極と接続される下部のドレイン電極に対しエッチング可能な薬液で表面をライトエッチングする方法を用いる請求項1または3記載の液晶表示装置用薄膜トランジスタの製造方法。

【請求項9】 前記ドレイン電極の膜厚のうち、前記透明性樹脂からなる層間絶縁膜のコンタクトホールを介して画素電極と電気的に接続される部分の膜厚が、その他の部分の膜厚よりも薄くされている請求項1記載の液晶表示装置用薄膜トランジスタの製造方法。

【請求項10】 前記接続電極の膜厚のうち、前記透明性樹脂からなる層間絶縁膜のコンタクトホールを介して画素電極と電気的に接続される部分の膜厚が、その他の部分の膜厚よりも薄くされている請求項1記載の液晶表示装置用薄膜トランジスタの製造方法。

【請求項11】 前記画素電極の形成において、透明導電膜を形成後、該透明導電膜の成膜温度以上の温度で熱処理を行ったのちにバーニングを行い、画素電極を形成する工程をさらに含む請求項1記載の液晶表示装置用薄膜トランジスタの製造方法。

【請求項12】 前記透明導電膜の熱処理温度が150°C以上250°C以下である請求項11記載の液晶表示装置用薄膜トランジスタの製造方法。

【請求項13】 前記層間絶縁膜を形成する前に、前記薄膜トランジスタのチャネル部を保護する塗化シリコン膜を形成する工程と、前記下部のドレイン電極の画素電極と電気的に接続される部分の該塗化シリコン膜にコンタクトホールを形成する工程とをさらに含む請求項1記載の液晶表示装置用薄膜トランジスタの製造方法。

【請求項14】 前記層間絶縁膜を形成する前に、前記薄膜トランジスタのチャネル部を保護する塗化シリコン膜を形成する工程と、前記接続電極の画素電極と電気的に接続される部分の該塗化シリコン膜にコンタクトホールを形成する工程とをさらに含む請求項1記載の液晶表示装置用薄膜トランジスタの製造方法。

【請求項15】 前記層間絶縁膜を形成する前に、前記薄膜トランジスタのチャネル部を保護する塗化シリコン膜を形成する工程と、つぎに前記層間絶縁膜を形成する工程と、下部のドレイン電極の画素電極と電気的に接続される部分の該層間絶縁膜にコンタクトホールを形成する工程と、該コンタクトホール形成後の層間絶縁膜をマスクとして前記塗化シリコン膜にコンタクトホールを形成する工程とをさらに含む請求項1記載の液晶表示装置用薄膜トランジスタの製造方法。

【請求項16】 前記層間絶縁膜を形成する前に、前記薄膜トランジスタのチャネル部を保護する塗化シリコン膜を形成する工程と、つぎに前記層間絶縁膜を形成する工程と、前記接続電極の画素電極と電気的に接続される部分の該層間絶縁膜にコンタクトホールを形成する工程と、該コンタクトホール形成後の層間絶縁膜をマスクとして前記塗化シリコン膜にコンタクトホールを形成する工程とをさらに含む請求項1記載の液晶表示装置用薄膜トランジスタの製造方法。

【請求項17】 前記ドレイン電極が、Al、Cr、Cu、Mo、Taおよびこれらの少なくとも2つの金属を

含む合金のうちから選ばれる少なくともひとつの材料からなり、さらに前記画素電極が、酸化インジウム、酸化スズおよびITOのうちから選ばれる少なくともひとつの材料からなる請求項1記載の液晶表示装置用薄膜トランジスタの製造方法。

【請求項18】 前記接続電極がAl、Cr、Cu、Mo、Taおよびこれらの少なくとも2つの金属を含む合金のうちから選ばれる少なくともひとつの材料からなり、さらに前記画素電極が、酸化インジウム、酸化スズおよびITOのうちから選ばれる少なくともひとつの材料からなる請求項1記載の液晶表示装置用薄膜トランジスタの製造方法。

【請求項19】 請求項1から18のいずれか一項に記載の薄膜トランジスタがゲート配線とソース配線の交差部近傍にマトリックス状に形成されてなる透明性絶縁基板と、少なくとも対向電極およびカラーフィルタが設けられ、前記透明絶縁性基板と共に液晶を挟持する対向基板が備えられてなる液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明はアクティブマトリクス型液晶表示装置などに用いられるスイッチング素子の製造方法ならびにこれらの方法を用いて作製する液晶表示装置に関する。

【0002】

【従来の技術】 液晶表示装置は、CRTに替わるフラットパネルディスプレイの一つとして盛んに研究が行われており、とくに消費電力が小さいことや薄型であるという特徴を活かして、電池駆動の超小型テレビやノートブック型のパーソナルコンピュータの表示装置としてすでに実用化されている。

【0003】 液晶表示装置の駆動方法として、高表示品質の面から薄膜トランジスタ（以下TFTと記す）をスイッチング素子に用いたアクティブマトリクス型TFTアレイが主として用いられている。

【0004】 液晶表示装置の低消費電力化には、液晶パネルの画素部の有効表示面積を大きくすること、すなわち画素の高開口率化が有効である。

【0005】 このような高開口率の液晶パネルをうるための有効なTFTアレイとして、走査電極、信号電極、半導体層からなるTFTの形成後に、これらを覆うように透明性樹脂からなる層間絶縁膜を設けてから最上層に画素電極を形成する構造が、たとえば特許第2521752公報、特許第2598420公報および特開平4-163528公報などに開示されている。

【0006】 前述した構造で高開口率がえられるのは主に以下の2点による。すなわち、特許第2521752公報で説明されているように、透明性樹脂膜により表面が平坦化された層間絶縁膜上に画素電極が形成されるので、従来の構造の画素電極の段差部分で生じていた液晶

分子の配向乱れによる表示不良（ドメイン現象）を無くすことができる分だけ表示有効面積を増やすことができるという点。さらに、特許第2598420公報、特開平4-163528公報で説明されているように、0.3μmから2μmと比較的の薄い厚さ層間絶縁膜上に画素電極を形成することによって、層間絶縁膜下層にあるゲート配線・ソース配線と上層の画素電極間の電気的短絡を生じることがないため、これら配線にオーバーラップさせるように広い面積で画素電極を形成することが可能である点である。

【0007】 これらの高開口率TFTアレイ構造を実現するためのプロセス、たとえば透明性樹脂からなる層間絶縁膜の形成方法などが、特開平9-96837公報、特開平9-127553公報および特開平9-152625などに詳しく示されている。

【0008】 前記高開口率TFTアレイの製造工程を簡単に述べると、まずガラスのような透明絶縁性基板上にゲート電極、ゲート絶縁膜、半導体層からなるTFTおよびソース、ドレイン電極を順次形成する。つぎに透明性樹脂からなる層間絶縁膜を形成し、コンタクトホールを形成する。最後に画素電極を形成してTFTアレイが完成する。画素電極は層間絶縁膜に形成したコンタクトホールを介して下層のドレイン電極と電気的に接続される。

【0009】 層間絶縁膜にコンタクトホールを形成する方法は、たとえば特開平9-127553公報および特開平9-152625公報に記載されているように、用いる透明性樹脂が感光性のものと非感光性のものとで以下の2つの方法に分けられる。

【0010】 感光性の透明性樹脂を用いるばあいは、樹脂を塗布・焼成したのちにコンタクトホールのマスクパターンを用いて露光・現像するという写真製版と同様の工程により所望のコンタクトホールを形成する。一方、非感光性の透明性樹脂を用いるばあいは、樹脂を塗布・焼成した後でレジストを塗布し、写真製版にてコンタクトパターンを形成した後で、たとえばCF4、CF3あるいはSF6のうちの少なくともひとつを含むガスでドライエッティングし、最後にレジストを除去して所望のコンタクトホールをうる。

【0011】もちろん、感光性樹脂を用いたばあいで、後者のレジストマスクを用いたドライエッティングでコンタクトホールを形成してもよい。また、透明性樹脂膜は有機系あるいは無機系のどちらでもよい。

【0012】

【発明が解決しようとする課題】 前述の高開口率TFTアレイでは表示の品質の面から、層間絶縁膜のコンタクトホールを介した上層の画素電極と下層のドレイン電極との電気的接続が良好である必要がある。電気的接続の良好性は、一般的にコンタクトホール開口表面における画素電極とドレイン電極の接触抵抗（以下、コンタクト

抵抗と記す)で表され、開口面積 50 μm²あたりのコンタクト抵抗値としておよそ 10 E 4 Ω 以下であることが要求される(以下、コンタクト抵抗値は、とくに注記しない限り開口面積 50 μm²あたりの値を示す)。

【0013】ところが、透明性樹脂からなる層間絶縁膜を用いた高開口率 TFT アレイの従来の工程では、10 E 4 Ω 以下のコンタクト抵抗値を安定的にうるのが難しく、歩留まりの低下を招くという問題点がある。

【0014】とくに画素電極とドレン電極を接続するコンタクトホールは基板上にマトリックス状に配列されるすべての画素部に形成されるため、基板上に一部でもコンタクト抵抗不良が発生すると表示不良を引き起こし、歩留まりを低下させてしまう。したがって安定的に低コンタクト抵抗をうることのできるコンタクトホール形成プロセスを確立することは非常に重要なことである。

【0015】しかしながら、安定的な低コンタクト抵抗をうる層間絶縁膜のコンタクトホール形成方法については、前述した特許公報には具体的には示されていない。またその他の関連特許・文献においても示されたものは見られない。

【0016】本発明は、前述した問題点を解消し、透明性樹脂からなる層間絶縁膜を用いた高開口率 TFT アレイにおいて層間絶縁膜のコンタクトホールを介した画素電極とドレン電極とのコンタクト抵抗値が、安定的に 10 E 4 Ω 以下にすることができる TFT アレイの製造方法ならびにこれらの方法によって作製する液晶表示装置を提供することを目的とする。

【0017】

【課題を解決するための手段】前記コンタクト抵抗値を増大させる要因として、本発明者らが有機系の透明性樹脂膜を層間絶縁膜として用いて検討を行った結果、コンタクト抵抗が大きいばいは、画素電極とドレン電極のコンタクト表面に酸素や炭素系の物質が存在していることが判明した。

【0018】すなわち、これらの物質は主に透明性樹脂膜成分であり、

(1) コンタクトホール形成後の透明性樹脂膜の残さ物
(2) 画素電極膜形成時の透明性樹脂膜の分解物が生成原因であることが従来の TFT アレイ基板とは異なる新たな知見である。

【0019】したがって、良好なコンタクト抵抗を安定的にうるには、前記(1)の残さ物および、(2)の分解物を生成させない、あるいは生成してもこれらを除去できるような工程でコンタクト表面を清浄化してやればよい。

【0020】以上の点から、本発明に係わる薄膜トランジスタの製造方法は、透明性絶縁基板上に、ゲート電極、ゲート絶縁膜、半導体層、ソース電極、ドレン電極を順次形成し、さらにこれらを覆うように透明性樹脂

膜からなる層間絶縁膜を形成し、これにコンタクトホールを形成した後で、コンタクトホール部に露出した下部ドレン電極またはドレン電極につながる接続電極の表面を含む基板表面全体を、コンタクト部表面を清浄化する効果を有する物理的、あるいは化学的な方法のいずれか一方、あるいはこれらの両方で表面処理する工程を含むことを特徴とする。これらの表面処理によってコンタクトホール部の透明性樹脂膜の残さ物を除去することができ、良好なコンタクト抵抗を実現することが可能となる。

【0021】コンタクトホール形成後の層間絶縁膜の物理的な表面処理方法として、水素プラズマ処理、ヘリウムプラズマ処理あるいは窒素プラズマ処理の中から選ばれる少なくともひとつの工程を用いる。これらの表面処理を行うことによって、プラズマイオンによる衝撃によりコンタクトホール表面の透明性樹脂膜の残さ物を除去することができる。さらに、これらの表面処理によって透明性樹脂表面が改質される結果としてもたらされる前記透明性樹脂膜の加熱分解の抑制によって、画素電極膜形成時の樹脂分解物生成を抑制する効果も同時に有する。

【0022】一方コンタクトホール形成後の層間絶縁膜の物理的な表面処理方法として、酸素プラズマ処理を用いるばいは、プラズマイオンの衝撃によるコンタクトホール表面の透明性樹脂膜の残さ物を除去するメリットとは別に、逆にこの表面処理によって透明性樹脂表面が変質を起こし、加熱分解の促進を引き起こしてしまうばかりある。このばいは表面処理を行う前にコンタクト部のみを残して他の透明性樹脂膜全体をレジストで覆い、表面処理を行った後でレジストを剥離する工程を追加するとよい。こうすることにより、透明性樹脂膜に影響を及ぼすことなく、コンタクト表面部のみを清浄化することが可能となる。もちろんこの方法は、上記水素プラズマ処理、ヘリウムプラズマ処理および窒素プラズマ処理を用いるばいでも有効である。

【0023】また、コンタクトホール形成後の層間絶縁膜の別の物理的な表面処理方法として、水素イオン注入、ホウ素イオン注入、窒素イオン注入、リンイオン注入の中から選ばれる少なくともひとつの工程を用いる。これらのイオン注入を行うことによって、イオンによる衝撃によるコンタクトホール表面の透明性樹脂膜の残さ物を除去することができる。さらに、これらのイオン注入でもたらされる透明性樹脂表面の改質による樹脂の加熱分解の抑制によって、画素電極膜形成時の樹脂分解物生成を抑制する効果も同時に有する。

【0024】なお、コンタクト表面部を除く透明性樹脂膜全体をレジストで覆ってから前記イオン注入処理を行い、その後レジストを除去してもよい。このばいは、透明性樹脂膜に影響を及ぼすことなく、コンタクトホール表面のみを清浄化することが可能となる。

【0025】また別の物理的な表面処理として、画素電極と接続される下部ドレイン電極材料がエッティング可能なガスを用いたドライエッティングで表面をライトエッティングする方法を用いる。またこの方法と、前記プラズマ処理またはイオン注入処理を組み合わせてもよい。

【0026】つぎに、コンタクトホール形成後の層間絶縁膜の化学的な表面処理方法として、ドレイン電極材料がエッティング可能な薬液で表面をライトエッティングする工程を用いる。ドレイン電極エッティングによるリフトオフによって、コンタクト表面の透明性樹脂膜の残さ物を除去することができる。

【0027】このばあいでも、コンタクト表面部を除く透明性樹脂膜全体をレジストで覆ってから前記化学的な表面処理を行い、そのちレジストを除去してもよい。このばあいは、透明性樹脂膜表面に化学薬液による影響を及ぼすことなく、コンタクトホール表面のみを清浄化することが可能である。

【0028】以上のコンタクト表面を含む基板表面全体の物理的、化学的表面処理によって、下層ドレイン電極のコンタクトホール開口部分の厚度が、その他の部分のドレイン電極膜厚に比べて薄くなっていることを形態上の特徴とするTFTアレイ基板がえられる。この効果は、物理的表面処理としてドライエッティングガスを用いたドライエッティングを用いたばあいや、化学的表面処理のばあいにとくに顕著となる。

【0029】さらに本発明に係わる薄膜トランジスタの製造方法は、画素電極の形成において、透明導電膜をスパッタリング法などを用いて成膜したのち、150°Cから250°Cの範囲であってかつ成膜時の基板温度以上の温度で熱処理を行う。熱処理により、コンタクトホール開口部における下層ドレイン電極との密着力が向上し、良好なコンタクト抵抗をうることができる。また熱処理により、透明導電膜の比抵抗値や透過率値の改善効果や、TFTアレイ基板全体のストレスを緩和させ、その電気的特性を改善する効果も有する。さらに、熱処理により特性改善を行うことができるため、透明導電膜成膜時の基板温度を250°C以下に設定することが可能で、その結果、層間絶縁膜からの分解生成物を抑制することも可能となる。

【0030】さらに本発明に係わる薄膜トランジスタの製造方法は、透明性樹脂からなる層間絶縁膜を形成する前に、TFTのチャネル部を保護する塗化シリコン膜を形成する。これにより、TFTの電気的特性を安定化させることができるとある。

【0031】このような透明性樹脂／塗化シリコンの2層からなる層間絶縁膜にコンタクトホールを形成する方法としてはいくつかの方法がある。

【0032】(1) 塗化シリコンにあらかじめレジストマスクを用いたドライエッティングなどでコンタクトホールを形成しておき、さらに前記レジストマスク剥離後に

透明性樹脂膜を形成してコンタクトホールを形成する方法。

【0033】(2) 塗化シリコン膜と透明性樹脂膜を連続形成し、透明性樹脂膜にコンタクトホールを形成する。つぎにコンタクトホールを形成した透明性樹脂膜をマスクとしてドライエッティングすることにより塗化シリコン膜にコンタクトホールを形成する方法。この方法では、感光性の透明性樹脂膜を用いるばあい、写真製版と同じ露光・現像方法を用いて透明性樹脂膜にコンタクトホールを形成することが可能である。

【0034】(3) 塗化シリコン膜と透明性樹脂膜とを連続形成し、写真製版を用いて作製したレジストマスクを用いて、ドライエッティングにて透明性樹脂膜／塗化シリコンを連続エッティングすることによりコンタクトホールを形成する方法。この方法は、透明性樹脂膜が感光性・非感光性のいずれのばあいでも可能である。

【0035】いずれの方法においても、コンタクトホール形成後に物理的あるいは化学的な表面処理を行うことによって良好なコンタクト抵抗をうることが可能である。

【0036】なお(3)の方法では、レジストマスクをつけた状態で表面処理を行うことにより、透明性樹脂膜表面に影響を及ぼさずにコンタクトホール部表面のみを清浄化することが容易にできる。

【0037】さらに本発明に係わる薄膜トランジスタの製造方法は、ドレイン電極として、Al、Cr、Cu、Mo、Taあるいはこれらの金属を主成分とする合金から選ばれる少なくともひとつの材料を用い、また画素電極材料として、酸化インジウム、酸化スズあるいは酸化インジウムと酸化スズからなるITO(Indium Tin Oxide)から選ばれる少なくともひとつの材料を用いることにより、良好なコンタクト抵抗を得ることが可能である。

【0038】本発明に係わる液晶表示装置は、前述した本発明に係わる製造方法によって製造されたTFTがゲート配線とソース配線の交差部近傍にマトリックス状に形成されたTFTアレイ基板と、このTFTアレイ基板と共に液晶を挟持する、対向電極カラーフィルタなどを有する対向基板を備える。このため、高開口率の液晶表示装置を歩留まり良く生産することが可能である。

【0039】

【発明の実施の形態】以下、添付図面を参照しつつ、本発明の実施の形態についてさらに詳細に説明する。

【0040】実施の形態1

以下に、図を用いて本発明の一実施の形態について説明する。

【0041】図1および図2は、この発明の実施の形態1によるTFTアレイ基板の製造方法を示す概略断面説明図である。図1および図2において、1は透明絶縁性基板であり、2はゲート電極であり、3は共通電極であ

り、4はゲート絶縁膜であり、5はa-Si膜であり、6はn+-a-Si膜であり、7はソース電極であり、8はドレイン電極であり、9はチャネル部であり、10は層間絶縁膜であり、11はコンタクトホール部であり、12はコンタクトホール表面上の残さ物であり、13は画素電極であり、14はコンタクト面である。また、TPは物理的表面処理を示す。

【0042】まず図1(a)に示すように、ガラスなどからなる透明絶縁性ガラス基板1に、スパッタリング法などを用いてCrを成膜し、フォトリソグラフィ法にてゲート電極2および共通電極3を形成する。

【0043】つぎに、プラズマCVD法などを用いて窒化シリコンからなるゲート絶縁膜4、アモルファスシリコン(以下、a-Siと記す)5、不純物をドープした低抵抗アモルファスシリコン(以下、n+a-Siと記す)6を順次成膜し、フォトリソグラフィ法を用いてa-Si膜5、n+a-Si膜6をパターニングして半導体層を形成する。

【0044】つぎに、スパッタリング法などを用いてCrを成膜し、フォトリソグラフィ法により、半導体層の

チャネル部9ならびにソース電極7、ドレイン電極8を形成してTFTを形成する。

【0045】さらに、TFTによる段差部を無くし表面が平坦化されるように、感光性のあるアクリル系透明性樹脂をスピニコート法などを用いて塗布・焼成して層間絶縁膜10を形成したのち、フォトリソグラフィ法による露光・現像処理にてドレイン電極の表面の一部が露出するようにコンタクトホール11を形成する。このとき、コンタクトホール開口部表面には粒状もしくは一様な薄膜状態の異物が残さ物として残る。このばあいの残さ物のほとんどは層間絶縁膜10を主成分としたものである。

【0046】つぎに図1(b)に示すように、コンタクトホール部11を含む層間絶縁膜10の表面全体を、物理的な方法を用いて表面処理する。この実施の形態では、表1に示すような数種類の処理を行った。これにより、コンタクトホール表面上の残さ物はほぼ完全に除去される。

【0047】

【表1】

表1 物理的な表面処理とコンタクト抵抗

プラズマ処理					コンタクト抵抗 (Ω/50 μm²)
ガス種	モード	Power (W)	ガス圧力 (Pa)	時間(秒)	
N ₂	PEorRIE	500~1500	7~100	15~300	500~1.6 × 10 ⁴
He	PEorRIE	500~1500	7~100	15~300	500~1.6 × 10 ⁴
O ₂	PEorRIE	500~1500	7~250	15~250	50~2.9 × 10 ³
イオン注入(ドーピング)					コンタクト抵抗 (Ω/50 μm²)
イオン種	加速電圧(kV)	ドーズ量(amu/cm ²)			
B、P、N、H	5~10	1 × 10 ¹⁵ ~1 × 10 ¹⁷			1.0 × 10 ³ ~3.6 × 10 ⁴
表面処理なし					コンタクト抵抗 (Ω/50 μm²)
					1.0 × 10 ⁶ ~3.6 × 10 ⁹

PEモード：プラズマエッティング(Plasma Etching)

RIEモード：リアクティブイオンエッティング(Reactive Ion Etching)

【0048】最後に図2に示すように、スパッタリング法などを用いて基板表面温度を200°Cに設定して酸化インジウムと酸化スズからなる透明導電膜ITO(Indium Tin Oxide)を1000Åの膜厚に成膜した。その後、230°Cで60分保持して熱処理を行ったのちにフォトリソグラフィ法を用いてパターニングして画素電極13を形成して所望の液晶表示装置TFTアレイ基板をえた。

【0049】画素電極13はコンタクトホール部11のコンタクト面14で、ドレイン電極8と電気的に接続さ

れている。

【0050】このようにしてえられたTFTアレイのコンタクト面14における画素電極13とドレイン電極8のコンタクト抵抗値は、表1に示すように、何も表面処理をしないばあいの10E8Ωに比べ、数10E4Ω以下と大幅に低減されていた。

【0051】なお、表1に示されたそれぞれの物理的表面処理のプロセス条件は、それぞれの装置によってその最適値が異なるものであるから、個々の使用装置に対して最適なプロセス条件を設定すればよく、この発明にお

いて表1に示した数値に限定されるものではない。

【0052】この実施の形態でゲート電極2、共通配線3としてCrを、またソース電極7、ドレイン電極8として同じくCrを用いたが、これに限定されることなく、たとえば、Al、Cu、Mo、Taを用いてもよい。これらの材料を用いると、抵抗値が $2.5\mu\Omega\cdot cm$ の低抵抗な電極および配線が実現できるので好ましい。

【0053】物理的処理としては図6に示した方法の他に、たとえばドレイン電極8がCrのばあいはCC14+O₂などのガス、AlのばあいにはBC13+C12などのガス、CuのばあいにはArなどのガス、そしてMo、TaのばあいにはCF₄+O₂などのガスをそれぞれ用いたドライエッティング処理を行ってもよい。ドライエッティング処理はドレイン電極8のコンタクトホール部11の膜厚が完全にエッティングされる前に終了させるが、他の部分の膜厚に比べ1/2以上の膜厚を残して終了させることが好ましい（ライトエッティング）。なお、これらドライエッティング処理と表1に示す表面処理を組み合わせてもよい。

表2 ITO成膜時の基板設定温度とコンタクト抵抗

ITO成膜時の基板設定温度(℃)	コンタクト抵抗($\Omega/50\mu m^2$)
70±5	$3.0 \times 10^2 \sim 3.0 \times 10^3$
205±5	$50 \sim 3.0 \times 10^3$
225±5	$50 \sim 3.0 \times 10^3$
245±5	$8.0 \times 10^6 \sim 5.0 \times 10^8$

【0058】これは、基板表面温度が250℃を超えると、層間絶縁膜10が熱分解を生じ、ITO成膜の初期時のコンタクト面14付近にこの熱分解生成物が取り込まれてITO膜が成膜されるためである。

【0059】さらに層間絶縁膜に熱分解が生じると、変色が起こり透過率の低下を招くという問題も発生する。このことからも画素電極の透明導電膜成膜時の基板表面温度は250℃未満に設定することが好ましい。

【0060】ただし、透明導電膜成膜時の基板設定温度を下げると密着力の低下を生じ、パターニング時に剥離を起こしたり、コンタクト面14での剥離によるITO膜の浮きのためにコンタクト抵抗の増大を招くこともある。この現象は基板表面の温度が150℃未満のばあいに生じやすい。したがって、ITO膜の成膜後は、成膜時の基板表面温度以上であって、かつ最低でも150℃以上の温度で熱処理を行うことが好ましい。さらにこの熱処理温度は、前述の層間絶縁膜の熱分解の問題から250℃以下とするのが好ましい。

【0054】また、ゲート電極2、共通電極3、ソース電極7、ドレイン電極8が全て同じ金属材料で構成されている必要はなく、該金属材料の中から選ばれる異なる金属の組み合わせで用いられていてもよい。一方、画素電極13としては、ITO膜以外にも酸化インジウム膜および酸化スズ膜および酸化亜鉛およびその他の透明導電膜を用いてもよい。

【0055】以上のような材料の組み合わせにおいても、本発明の実施の形態によれば、コンタクト面14におけるコンタクト抵抗値として $10E3\Omega$ 以下の低い値が実現できる。

【0056】なお、画素電極13形成時の透明導電膜を成膜する際の基板表面温度は250℃未満に設定することが好ましい。なぜならば表2に示すように、245℃±5℃以上の基板温度設定では、この実施の形態におけるコンタクトホール表面の物理的処理を行ってもコンタクト抵抗が $10E6\Omega$ 以上に増大してしまうからである。

【0057】

【表2】

表2 ITO成膜時の基板設定温度とコンタクト抵抗

【0061】なお、ドレイン電極と画素電極ITOとの電気的接続に関しては、ドレイン電極につながる接続電極を設け、該接続電極の表面上に形成された層間絶縁膜のコンタクトホールを介してITOとの電気的コンタクトをとるばあいがある。このばあいも前記接続電極のコンタクトホール表面を本実施の形態1と同様に表面処理することによって本発明と同等の効果を奏することができる（実施の形態2～5においても同様である）。以上のようにして形成されたTFTアレイ基板と、従来と同様の対向基板とを組み合わせ、両基板で液晶材料を挟持して液晶表示装置を構成する。TFTアレイ基板には従来と同様にゲート配線およびソース配線が設けられ、本発明のTFTが、ゲート配線とソース配線の交差部近傍にマトリックス状に形成されている。また、対向基板には対向電極やカラーフィルタが設けられている。

【0062】実施の形態2

図3および4は、本発明の実施の形態2によるTFTアレイ基板の製造方法を示す概略断面説明図である。な

お、図3において、15は化学薬液であり、その他、図1および図2に示した部分と同一の部分については同一の符号を付けて示してある。

【0063】本実施の形態においては、コンタクトホール部11を含む層間絶縁膜10表面全体を化学的な方法で表面処理する以外の工程は図1に示す実施の形態1のばあいと同一である。

【0064】すなわち、この実施の形態における図3の(a)に示す基板は、実施の形態1における図1の(a)と同一の工程で形成される。

【0065】つぎに図3の(b)に示すように、基板を硝酸セリウムアンモニウム+過塩素酸+水からなる化薬液15に浸漬し、コンタクトホール部11を含む層間絶縁膜10の表面全体を、化学的に表面処理する。

【0066】この処理によって、Crからなるドレイン電極8のコンタクトホール11の表面に露出している部分がエッティングされ、同時にコンタクトホール表面に残る異物12がリフトオフにより除去される。

【0067】化学薬液による表面処理は、コンタクトホール部のドレイン電極8が完全にエッティングされる前に終了させるが、少なくとも他の部分のドレイン電極8の膜厚の1/2以上の膜厚を残して終了させることが好ましい。

【0068】最後に実施の形態1における図2に示した工程の同様の工程を経て、画素電極13を形成して図4に示すような液晶表示装置TFTアレイをえた。

【0069】画素電極13はコンタクトホール部11のコンタクト面14で、ドレイン電極8と電気的に接続されているが、この実施の形態では、ドレイン電極8のコンタクトホール表面が化学的エッティング処理により除去されているため、コンタクト面14のドレイン電極8の膜厚が他の部分の膜厚に比べて薄くなっていることが形態上の特徴となっている。

【0070】このようにしてえられたTFTアレイのコンタクト面14における画素電極13とドレイン電極8のコンタクト抵抗値は、表1に示すように、何も表面処理をしないばあいの10E8Ωに比べ、数10E4Ω以下と大幅に低減されていた。

【0071】なお、この実施の形態ではゲート電極2、共通配線3として3としてCrを、またソース電極7、ドレイン電極8として同じくCrを用いたが、これに限定されることなく、たとえば、Al、Cu、Moなどを用いてよい。これらの材料を用いると、比抵抗値が25μΩ·cmの低抵抗な電極および配線が実現できるので好ましい。

【0072】また、ゲート電極2、共通電極3、ソース電極7、ドレイン電極8が全て同じ金属材料で構成されてる必要はなく、該金属材料の中から選ばれる異なる金属の組み合わせで用いられていてもよい。

【0073】図4の化学的表面処理に用いる化薬液1

5は、用いるドレイン電極8の金属材料を化学エッティングすることができるものを用いなければならない。

【0074】たとえば、ドレイン電極8がAlおよびMoのばあいはリン酸+硝酸+酢酸+水系を、Cuのばあいは過硫酸アンモニウム+水系、Taのばあいはフッ酸+硝酸+水系などの薬液を用いることが可能である。

【0075】一方、画素電極13としては、ITO膜以外にも酸化インジウム膜および酸化スズ膜およびその他の透明性導電膜を用いてよい。

【0076】以上のような材料の組み合わせにおいても、この発明の実施の形態によれば、コンタクト面14におけるコンタクト抵抗値として10E3Ω以下の低い値が実現できる。

【0077】また、実施の形態1において表2に示したように、画素電極の透明導電膜成膜時の基板表面温度は250°C未満に設定し、成膜後は、成膜時の基板表面温度以上であって、かつ150°C以上250°C以下の温度で熱処理を行うことが好ましい。

【0078】実施の形態3

図5は、本発明の実施の形態3によるTFTアレイ基板の製造方法を示す概略断面説明図である。なお、図5においては、16はバッシベーション膜であり、17はフォトレジストであり、その他、図1～4に示した部分と同一の部分については同一の符号を付けて示してある。

【0079】図5の(a)に示すように、本実施の形態では、透明樹脂からなる層間絶縁膜10を形成する前に、バッシベーション膜16としてプラズマCVDなどで窒化シリコンなどの無機絶縁膜を形成することを特徴としている。この無機絶縁膜からなるバッシベーション膜16でTFTのチャネル部9を保護することにより、直接透明性樹脂からなる層間絶縁膜を形成するばあいに比べてTFTの特性が安定するという効果をうることができる。

【0080】窒化シリコンによるバッシベーション膜16のコンタクトホール11は、マスクとしてフォトレジスト17を用い、たとえばCF4+O2ガスなどを用いたドライエッティング法にて形成し、その後、フォトレジスト17を剥離する。

【0081】このとき、ドレイン電極8としてCr、Al、Cuを用いたばあいには図3(b)に示すように、コンタクトホール11のドレイン電極表面露出部には残さ物12が残るばあいがある。これは主にドライエッティング時に生成されたフッ化物系異物である。

【0082】したがって、こののち、図1(a)に示すように透明性樹脂膜からなる層間絶縁膜10を設け、コンタクトホール部11を形成したのちの表面の残さ物12は、層間絶縁膜成分を主成分としたものと、ドライエッティング時のフッ化物を主成分としたものの両方が残るが、以後、実施の形態1の図1(b)～図2もしくは実施の形態2の図3(b)～図4に示すものと同一の工程

により、所望の低コンタクト抵抗値を有する液晶表示装置用 TFT アレイをうる。

【0083】一方、ドレイン電極 8 として Mo、Ta を用いたばあいは、塗化シリコンバッジベーション膜 16 のコンタクトホール部 11 形成時に、CF₄+O₂ガスで同時に表面がドライエッチングされる効果を有するため、図 5 の (b) においてコンタクトホール部表面には残さ物 12 はほとんど残らない。

【0084】したがって、こののち、図 1 (a) に示すように透明性樹脂膜からなる層間絶縁膜 10 を設け、コンタクトホール部 11 を形成したのちの表面の残さ物 12 は、層間絶縁膜成分を主成分としたものが残る。

【0085】以後、実施の形態 1 の図 1 の (b) ~ 図 2 もしくは実施の形態 2 の図 3 の (b) ~ 図 4 に示すものと同一の工程により、所望の低コンタクト抵抗値を有する液晶表示装置用 TFT アレイをうることができる。

【0086】実施の形態 4

図 6 は、本発明の実施の形態 4 による TFT アレイ基板の製造方法を示す概略断面図である。なお、図 6 においては、図 1 ~ 5 に示した部分と同一の部分については同一の符号をつけて示してある。

【0087】本実施の形態も、実施の形態 3 と同じく透明性樹脂からなる層間絶縁膜 10 を形成する前に、バッジベーション膜 16 として塗化シリコンなどの無機絶縁膜を形成することを特徴としているが、コンタクトホールの形成工程が異なっている。

【0088】図 6 の (a) に示すように、たとえば塗化シリコンなどからなるバッジベーション膜 16 をプラズマ CVD 法などで形成したのちに、感光性のある透明樹脂膜からなる層間絶縁膜をスピンドルコート法などを用いて塗布・焼成し、フォトリソグラフィによる露光・現像処理にてコンタクトホール部 11 を形成した層間絶縁膜 10 を形成する。

【0089】つぎに層間絶縁膜 10 をマスクにして、たとえば CF₄+O₂ガスなどを用いたドライエッチング法を用いて塗化シリコンをエッティングする。

【0090】本実施の形態では、ドレイン電極 8 として Cr、Al または Cu を用いたばあい、図 4 (b) に示すコンタクトホール部 11 のドレイン電極 8 の表面には層間絶縁膜成分を主とした異物と、フッ化物を主成分とした異物が残さ物 12 として残る。

【0091】またドレイン電極として Mo、Ta を用いたばあい、CF₄+O₂ガスを用いた塗化シリコンのドライエッチング時に、Mo、Ta 表面を同時にドライエッチングできるので、フッ化物を主成分とした異物は残らず、この後の図 1 の (a) の工程時に層間絶縁膜成分を主とした異物のみが残さ物 12 として残ることになる。

【0092】いずれのばあいでも以後、実施の形態 1 の図 1 の (b) ~ 図 2 もしくは実施の形態 2 の図 3 の (b) ~ 図 4 に示すものと同一の工程により、所望の低

コンタクト抵抗値を有する液晶表示装置用 TFT アレイをうる。

【0093】実施の形態 5

図 7 は、本発明の実施の形態 5 による TFT アレイ基板の製造方法を示す概略断面説明図である。なお、図 7 においては、図 1、2、3 および図 4 に示した部分と同一の部分については同一の符号をつけて示してある。

【0094】本実施の形態も、実施の形態 3 および実施の形態 4 と同じく透明樹脂からなる層間絶縁膜 10 を形成する前に、バッジベーション膜 16 として塗化シリコンなどの無機絶縁膜を形成することを特徴としているが、コンタクトホールの形成工程がさらに異なっており、とくに層間絶縁膜 10 として非感光性の透明性樹脂を用いるばあいに適するものである。

【0095】まず図 7 の (a) に示すように、たとえば塗化シリコンなどからなるバッジベーション膜 16 をプラズマ CVD などで形成し、続けて非感光性の透明樹脂膜からなる層間絶縁膜 10 をスピンドルコート法などを用いて塗布・焼成して形成する。

【0096】つぎにフォトリソグラフィ法によりコンタクトホール部 11 形成用のマスクとしてフォトレジスト 17 を形成する。

【0097】つぎにフォトレジスト 17 をマスクにして、たとえば CF₄+O₂ガスなどを用いたドライエッチング法を用いて層間絶縁膜 10 とバッジベーション膜を連続エッチングしたのち、フォトレジスト 17 を剥離する。このばあいもはやり前述のごとく、ドレイン電極として Mo、Ta 以外の Cr、Al、Cu を用いたばあいには、図 6 の (b) に示すコンタクトホール部 11 のドレイン電極 8 の表面にはフッ化物を主成分とした異物が残さ物 12 として残ることがある。

【0098】以後、実施の形態 1 の図 1 の (b) ~ 図 2 もしくは実施の形態 2 の図 3 の (b) ~ 図 4 に示すものと同一の工程により、所望の液晶表示装置用 TFT アレイを得る。

【0099】また、本実施の形態の別のプロセスとして、フォトレジスト 17 をマスクにしてたとえば CF₄+O₂ガスなどを用いて層間絶縁膜 10 とバッジベーション膜を連続エッチングした後、フォトレジストを剥離せずにつけたままの状態で、表 1 に示す物理的表面処理や、実施の形態 2 に記載したような化学的表面処理を行う。そののち、フォトレジスト 17 を剥離する。

【0100】この方法によれば、コンタクトホール部 11 の表面以外の層間絶縁膜 10 の表面はフォトレジスト 17 で覆われているので、層間絶縁膜表面に物理的、化学的処理の影響を及ぼすことなく、コンタクトホール表面のみを清浄化するという本発明の効果をうることができる。

【0101】なお、本実施の形態に限ることなく、実施の形態 1 から 5 においても、層間絶縁膜 10 およびバッ

シベーション膜16にコンタクトホール部11を形成後、新たにコンタクトホール部11を除く層間絶縁膜10表面全体を覆うようにフォトレジスト層を設けてから物理的、化学的表面処理を行うことで、コンタクトホール部のみを清浄化することが可能である。

【0102】なお、前述した実施の形態1から実施の形態5では、半導体層としてアモルファスシリコンを用いたばかりを示したが、多結晶シリコンであってもよい。

【0103】以上、実施の形態2～5によってえられる液晶表示装置用TFTアレイ基板をそれぞれ用いて実施の形態1と同様に本発明の液晶表示装置をうることができる。

【0104】

【発明の効果】本発明の請求項1にかかる薄膜トランジスタの製造方法は、透明絶縁性基板上にゲート電極、ゲート絶縁膜、半導体層、ソース電極およびドレイン電極を順次設けて薄膜トランジスタを形成する工程と、前記透明絶縁性基板上に該薄膜トランジスタ領域に起因する段差部をなくすように表面が平坦化された透明性樹脂からなる層間絶縁膜を形成する工程と、該層間絶縁膜の前記ドレイン電極の上部にコンタクトホールを設け、該コンタクトホールを介して下部のドレイン電極と電気的に接続されるように該層間絶縁膜上に透明導電膜からなる画素電極とを形成する工程からなる液晶表示装置用薄膜トランジスタの製造方法であって、前記層間絶縁膜にコンタクトホール部を形成したのち、該コンタクトホール部に露出した前記下部のドレイン電極の表面を含む基板表面を、コンタクト部表面を清浄化するために表面処理する工程を含むので、コンタクトホールを介したドレイン電極と画素電極の電気的コンタクトを良好にする効果を奏するものである。

【0105】請求項2にかかる薄膜トランジスタの製造方法は、前記コンタクトホールを前記ドレイン電極につながる接続電極の上部に設けるので、コンタクト部の位置のレイアウト設計の自由度を広げる効果を奏するものである。

【0106】請求項3にかかる薄膜トランジスタの製造方法は、前記表面処理を、コンタクトホール部形成後、該コンタクトホール部表面を除く前記層間絶縁膜の表面全体にフォトレジストを覆った状態で行い、そのうち、フォトレジストを除去する工程をさらに含むので、コンタクトホール部以外の層間絶縁膜の表面に影響を与えて、コンタクトホール部のみを清浄化する効果を奏するものである。

【0107】請求項4にかかる薄膜トランジスタの製造方法は、前記表面処理を物理的な方法および化学的な方法のうち少なくとも一方により行なうので、コンタクトホールを介したドレイン電極と画素電極の電気的コンタクトを良好にする効果を奏するものである。

【0108】請求項5にかかる薄膜トランジスタの製

造方法は、前記物理的な方法による表面処理の工程として、酸素プラズマ処理、窒素プラズマ処理、ヘリウムプラズマ処理、窒素イオン注入、リンイオン注入、ホウ素イオン注入および水素イオン注入のうちから選ばれた少なくともひとつの方法を用いるので、コンタクトホールを介したドレイン電極と画素電極の電気的コンタクトを良好にする効果を奏するものである。

【0109】請求項6にかかる薄膜トランジスタの製造方法は、前記物理的な方法による表面処理の工程として、前記画素電極と接続される下部のドレイン電極に対しエッティング可能なガスを用いたドライエッティングで表面をライトエッティングする方法を用いるので、コンタクト部表面を確実に清浄化できる効果を奏するものである。

【0110】請求項7にかかる薄膜トランジスタの製造方法は、前記物理的な方法による表面処理の工程として、請求項5記載の方法と請求項6記載の方法とを組み合わせた方法を用いるので、コンタクト部表面を確実に清浄化できる効果を奏するものである。

【0111】請求項8にかかる薄膜トランジスタの製造方法は、前記化学的な方法による表面処理の工程として、前記画素電極と接続される下部のドレイン電極に対しエッティング可能な薬液で表面をライトエッティングする方法を用いるので、コンタクト部表面を確実に清浄化できる効果を奏するものである。

【0112】請求項9にかかる薄膜トランジスタの製造方法は、前記ドレイン電極の膜厚のうち、前記透明性樹脂からなる層間絶縁膜のコンタクトホールを介して画素電極と電気的に接続される部分の膜厚が、その他の部分の膜厚よりも薄くされているので、コンタクトホールを介したドレイン電極と画素電極の電気的コンタクトを良好にし、コンタクト部表面を確実に清浄化できる効果を奏するものである。

【0113】請求項10にかかる薄膜トランジスタの製造方法は、前記接続電極の膜厚のうち、前記透明性樹脂からなる層間絶縁膜のコンタクトホールを介して画素電極と電気的に接続される部分の膜厚が、その他の部分の膜厚よりも薄くされているので、コンタクトホールを介したドレイン電極と画素電極の電気的コンタクトを良好にし、コンタクト部表面を確実に清浄化できる効果を奏するものである。.

【0114】請求項11にかかる薄膜トランジスタの製造方法は、前記画素電極の形成において、透明導電膜を形成後、該透明導電膜の成膜温度以上の温度で熱処理を行ったのちにパターニングを行い、画素電極を形成する工程をさらに含むので、コンタクトホールを介したドレイン電極と画素電極の電気的コンタクトを良好にする効果をさらに増す効果を奏するものである。

【0115】請求項12にかかる薄膜トランジスタの製造方法は、前記透明導電膜の熱処理温度が150℃以

上250°C以下であるので、コンタクトホールを介したドレイン電極と画素電極の電気的コンタクトを良好にする効果をさらに増す効果を奏するものである。

【0116】請求項13にかかる薄膜トランジスタの製造方法は、前記層間絶縁膜を形成する前に、前記薄膜トランジスタのチャネル部を保護する堅化シリコン膜を形成する工程と、前記下部のドレイン電極の画素電極と電気的に接続される部分の該堅化シリコン膜にコンタクトホールを形成する工程とをさらに含むので、コンタクトホールを介したドレイン電極と画素電極の電気的コンタクトを良好にし、さらにTFTの特性の向上と安定化をもたらす効果を奏するものである。

【0117】請求項14にかかる薄膜トランジスタの製造方法は、前記層間絶縁膜を形成する前に、前記薄膜トランジスタのチャネル部を保護する堅化シリコン膜を形成する工程と、前記接続電極の画素電極と電気的に接続される部分の該堅化シリコン膜にコンタクトホールを形成する工程とをさらに含むので、コンタクトホールを介したドレイン電極と画素電極の電気的コンタクトを良好にし、TFTの特性の向上と安定化をもたらし、さらにコンタクト部の位置のレイアウト設計の自由度を広げる効果を奏するものである。

【0118】請求項15にかかる薄膜トランジスタの製造方法は、前記層間絶縁膜を形成する前に、前記薄膜トランジスタのチャネル部を保護する堅化シリコン膜を形成する工程と、つぎに前記層間絶縁膜を形成する工程と、下部のドレイン電極の画素電極と電気的に接続される部分の該層間絶縁膜にコンタクトホールを形成する工程と、該コンタクトホール形成後の層間絶縁膜をマスクとして前記堅化シリコン膜にコンタクトホールを形成する工程とをさらに含むので、新たなフォトレジストマスクを形成することなく簡単にコンタクトホールを形成できる効果を奏するものである。

【0119】請求項16にかかる薄膜トランジスタの製造方法は、前記層間絶縁膜を形成する前に、前記薄膜トランジスタのチャネル部を保護する堅化シリコン膜を形成する工程と、つぎに前記層間絶縁膜を形成する工程と、前記接続電極の画素電極と電気的に接続される部分の該層間絶縁膜にコンタクトホールを形成する工程と、該コンタクトホール形成後の層間絶縁膜をマスクとして前記堅化シリコン膜にコンタクトホールを形成する工程とをさらに含むので、コンタクト部の位置のレイアウト設計の自由度を広げ、さらに、新たなフォトレジストマスクを形成することなく簡単にコンタクトホールを形成できる効果を奏するものである。

【0120】請求項17にかかる薄膜トランジスタの製造方法は、前記ドレイン電極が、Al、Cr、Cu、Mo、Taおよびこれらの少なくとも2つの金属を含む合金のうちから選ばれる少なくともひとつの材料からな

り、さらに前記画素電極が、酸化インジウム、酸化スズおよびITOのうちから選ばれる少なくともひとつの材料からなるので、配線抵抗とコンタクト抵抗を低減し、TFTアレイの品質を向上する効果を奏するものである。

【0121】請求項18にかかる薄膜トランジスタの製造方法は、前記接続電極がAl、Cr、Cu、Mo、Taおよびこれらの少なくとも2つの金属を含む合金のうちから選ばれる少なくともひとつの材料からなり、さらに前記画素電極が、酸化インジウム、酸化スズおよびITOのうちから選ばれる少なくともひとつの材料からなるので、コンタクト部の位置のレイアウト設計の自由度を広げ、さらに、配線抵抗とコンタクト抵抗を低減し、TFTアレイの品質を向上する効果を奏するものである。

【0122】本発明の請求項19にかかる液晶表示装置は、請求項1から18のいずれか一項に記載の薄膜トランジスタがゲート配線とソース配線の交差部近傍にマトリックス状に形成されてなる透明性絶縁基板と、少なくとも対向電極およびカラーフィルタが設けられ、前記透明性絶縁基板と共に液晶を挟持する対向基板が備えられてなるので、画素電極が層間絶縁膜で平坦化された高開口率で、かつドレイン電極と画素電極の電気的コンタクトが良好な高性能の液晶表示装置をうる効果を奏するものである。

【図面の簡単な説明】

【図1】 本発明の一実施の形態にかかるTFTの概略断面説明図である。

【図2】 本発明の一実施の形態にかかるTFTの概略断面説明図である。

【図3】 本発明の他の実施の形態にかかるTFTの概略断面説明図である。

【図4】 本発明の他の実施の形態にかかるTFTの概略断面説明図である。

【図5】 本発明の他の実施の形態にかかるTFTの概略断面説明図である。

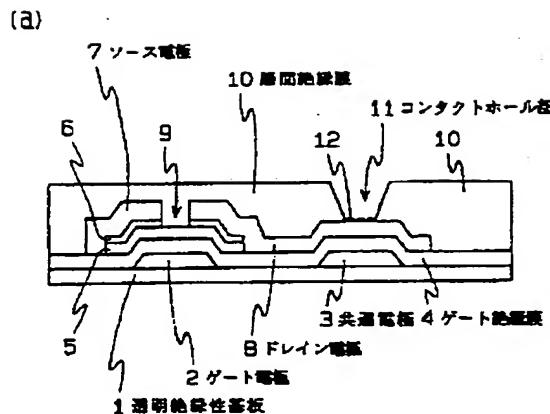
【図6】 本発明の他の実施の形態にかかるTFTの概略断面説明図である。

【図7】 本発明の他の実施の形態にかかるTFTの概略断面説明図である。

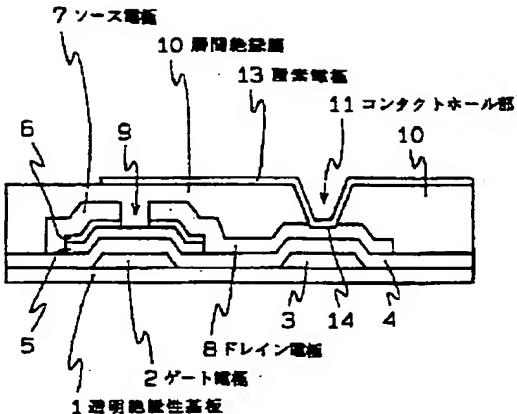
【符号の説明】

- 1 透明絶縁性基板、2 ゲート電極、3 共通電極、4 ゲート絶縁膜、5 n-Si膜、6 n⁺-n-Si膜、7 ソース電極、8 ドレイン電極、9 チャネル部、10 層間絶縁膜、11 コンタクトホール部、12 残さ物、13 画素電極、14 コンタクト面、15 化学薬液、16 バッシャーション膜、17 フォトレジスト。

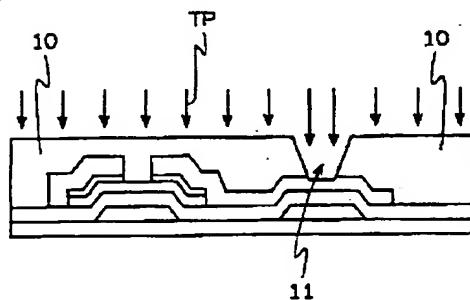
【図1】



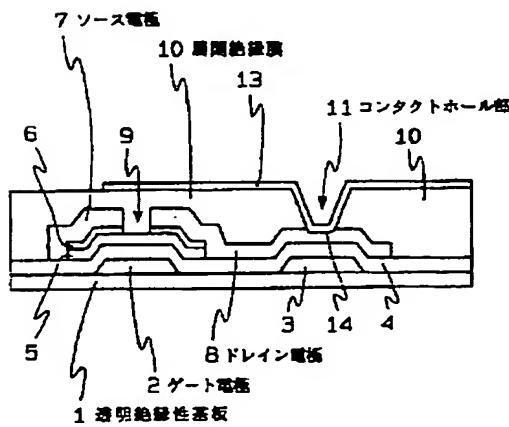
【図2】



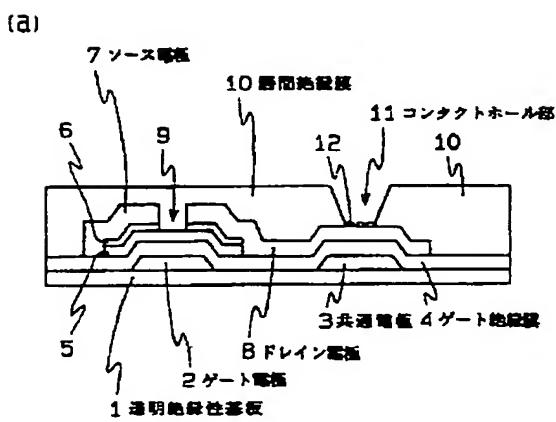
(b)



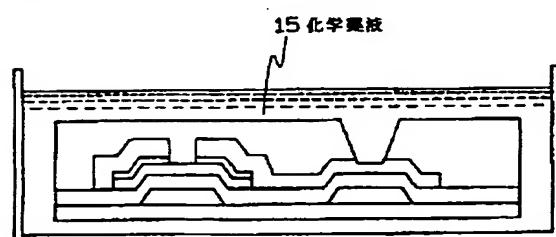
【図4】



【図3】

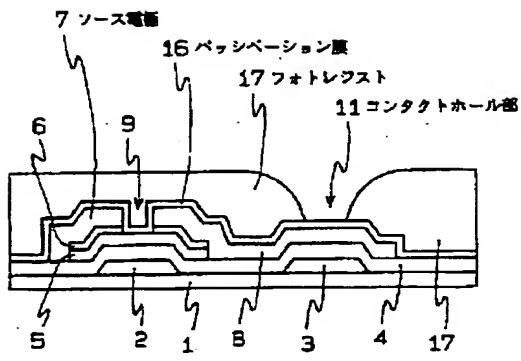


(b)

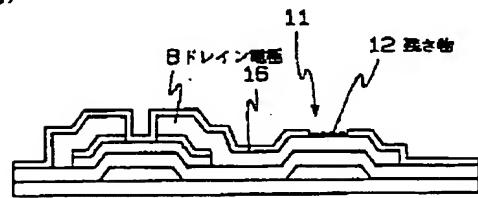


【図5】

(a)

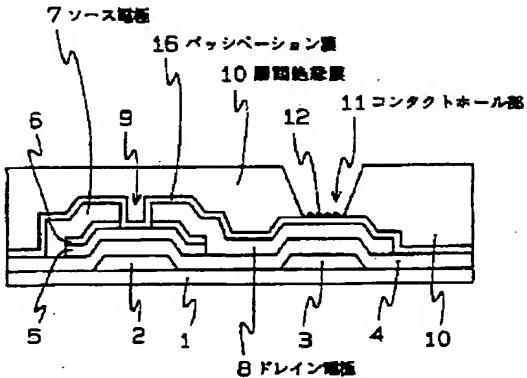


(b)

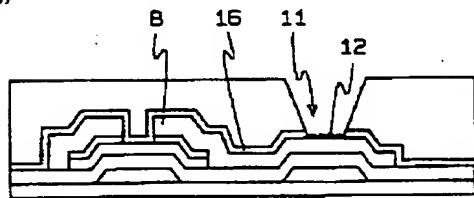


【図6】

(a)

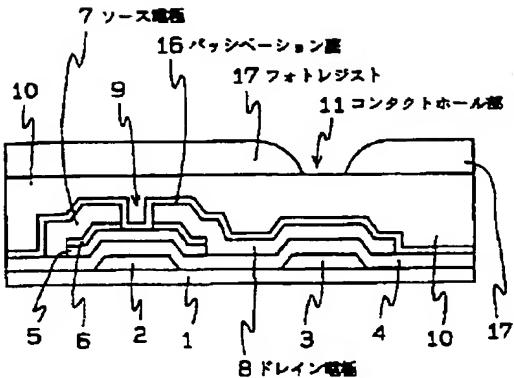


(b)

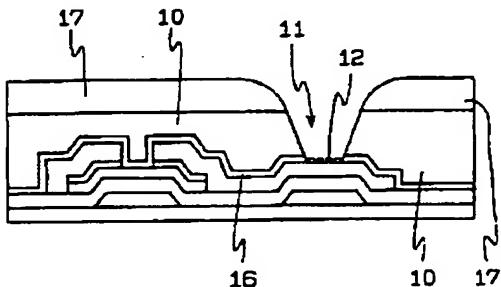


【図7】

(a)



(b)



【手続補正書】

【提出日】平成10年8月7日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】 透明絶縁性基板上にゲート電極、ゲート絶縁膜、半導体層、ソース電極およびドレン電極を順次設けて薄膜トランジスタを形成する工程と、前記透明絶縁性基板上に該薄膜トランジスタ領域に起因する段差部をなくすように表面が平坦化された透明性樹脂からなる層間絶縁膜を形成する工程と、該層間絶縁膜の前記ドレン電極の上部にコンタクトホールを設け、該コンタクトホールを介して下部のドレン電極と電気的に接続されるように該層間絶縁膜上に透明導電膜からなる画素電極とを形成する工程からなる液晶表示装置用薄膜トランジスタの製造方法であって、前記層間絶縁膜にコンタクトホール部を形成したのち、該コンタクトホール部に露出した前記下部のドレン電極の表面を含む基板表面

を、コンタクト部表面を清浄化するために表面処理する工程を含む液晶表示装置用薄膜トランジスタの製造方法。

【請求項2】 前記コンタクトホールを前記ドレン電極につながる接続電極の上部に設ける請求項1記載の液晶表示装置用薄膜トランジスタの製造方法。

【請求項3】 前記表面処理を、コンタクトホール部形成後、該コンタクトホール部表面を除く前記層間絶縁膜の表面全体にフォトレジストを覆った状態で行い、その後、フォトレジストを除去する工程をさらに含む請求項1記載の液晶表示装置用薄膜トランジスタの製造方法。

【請求項4】 前記表面処理を物理的な方法および化学的な方法のうち少なくとも一方により行なう請求項1、2または3記載の液晶表示装置用薄膜トランジスタの製造方法。

【請求項5】 前記物理的な方法による表面処理の工程として、酸素プラズマ処理、窒素プラズマ処理、ヘリウムプラズマ処理、窒素イオン注入、リンイオン注入、ホウ素イオン注入および水素イオン注入のうちから選ばれ

た少なくとも一つの方法を用いる請求項4記載の液晶表示装置用薄膜トランジスタの製造方法。

【請求項6】 前記物理的な方法による表面処理の工程として、前記画素電極と接続される下部のドレイン電極に対しエッチング可能なガスを用いたドライエッティングで表面をライトエッティングする方法を用いる請求項4記載の液晶表示装置用薄膜トランジスタの製造方法。

【請求項7】 前記物理的な方法による表面処理の工程として、請求項5記載の方法と請求項6記載の方法とを組み合わせた方法を用いる請求項4記載の液晶表示装置用薄膜トランジスタの製造方法。

【請求項8】 前記化学的な方法による表面処理の工程として、前記画素電極と接続される下部のドレイン電極に対しエッチング可能な薬液で表面をライトエッティングする方法を用いる請求項4記載の液晶表示装置用薄膜トランジスタの製造方法。

【請求項9】 前記ドレイン電極の膜厚のうち、前記透明性樹脂からなる層間絶縁膜のコンタクトホールを介して画素電極と電気的に接続される部分の膜厚が、その他の部分の膜厚よりも薄くされている請求項1記載の液晶表示装置用薄膜トランジスタの製造方法。

【請求項10】 前記接続電極の膜厚のうち、前記透明性樹脂からなる層間絶縁膜のコンタクトホールを介して画素電極と電気的に接続される部分の膜厚が、その他の部分の膜厚よりも薄くされている請求項2記載の液晶表示装置用薄膜トランジスタの製造方法。

【請求項11】 前記画素電極の形成において、透明導電膜を形成後、該透明導電膜の成膜温度以上の温度で熱処理を行ったのちにバーニングを行い、画素電極を形成する工程をさらに含む請求項1記載の液晶表示装置用薄膜トランジスタの製造方法。

【請求項12】 前記透明導電膜の熱処理温度が150℃以上250℃以下である請求項11記載の液晶表示装置用薄膜トランジスタの製造方法。

【請求項13】 前記層間絶縁膜を形成する前に、前記薄膜トランジスタのチャネル部を保護する塗化シリコン膜を形成する工程と、前記下部のドレイン電極の画素電極と電気的に接続される部分の該塗化シリコン膜にコンタクトホールを形成する工程とをさらに含む請求項1記載の液晶表示装置用薄膜トランジスタの製造方法。

【請求項14】 前記層間絶縁膜を形成する前に、前記薄膜トランジスタのチャネル部を保護する塗化シリコン膜を形成する工程と、前記接続電極の画素電極と電気的に接続される部分の該塗化シリコン膜にコンタクトホールを形成する工程とをさらに含む請求項2記載の液晶表示装置用薄膜トランジスタの製造方法。

【請求項15】 前記層間絶縁膜を形成する前に、前記薄膜トランジスタのチャネル部を保護する塗化シリコン膜を形成する工程と、つぎに前記層間絶縁膜を形成する工程と、下部のドレイン電極の画素電極と電気的に接続

される部分の該層間絶縁膜にコンタクトホールを形成する工程と、該コンタクトホール形成後の層間絶縁膜をマスクとして前記塗化シリコン膜にコンタクトホールを形成する工程とをさらに含む請求項1記載の液晶表示装置用薄膜トランジスタの製造方法。

【請求項16】 前記層間絶縁膜を形成する前に、前記薄膜トランジスタのチャネル部を保護する塗化シリコン膜を形成する工程と、つぎに前記層間絶縁膜を形成する工程と、前記接続電極の画素電極と電気的に接続される部分の該層間絶縁膜にコンタクトホールを形成する工程と、該コンタクトホール形成後の層間絶縁膜をマスクとして前記塗化シリコン膜にコンタクトホールを形成する工程とをさらに含む請求項2記載の液晶表示装置用薄膜トランジスタの製造方法。

【請求項17】 前記ドレイン電極が、Al、Cr、Cu、Mo、Taおよびこれらの少なくとも2つの金属を含む合金のうちから選ばれる少なくともひとつの材料からなり、さらに前記画素電極が、酸化インジウム、酸化スズおよびITOのうちから選ばれる少なくともひとつの材料からなる請求項1記載の液晶表示装置用薄膜トランジスタの製造方法。

【請求項18】 前記接続電極がAl、Cr、Cu、Mo、Taおよびこれらの少なくとも2つの金属を含む合金のうちから選ばれる少なくともひとつの材料からなり、さらに前記画素電極が、酸化インジウム、酸化スズおよびITOのうちから選ばれる少なくともひとつの材料からなる請求項2記載の液晶表示装置用薄膜トランジスタの製造方法。

【請求項19】 請求項1から18のいずれか一項に記載の薄膜トランジスタがゲート配線とソース配線の交差部近傍にマトリックス状に形成されてなる透明性絶縁基板と、少なくとも対向電極およびカラーフィルタが設けられ、前記透明絶縁基板と共に液晶を挟持する対向基板が備えられてなる液晶表示装置。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0053

【補正方法】変更

【補正内容】

【0053】物理的処理としては表1に示した方法の他に、たとえばドレイン電極BがCrのばあいにはCCl₄+O₂などのガス、AlのばあいにはBCl₃+Cl₂などのガス、CuのばあいにはArなどのガス、そしてMo、TaのばあいにはCF₄+O₂などのガスをそれぞれ用いたドライエッティング処理を行ってよい。ドライエッティング処理はドレイン電極Bのコンタクトホール部11の膜厚が完全にエッティングされる前に終了させるが、他の部分の膜厚に比べ1/2以上の膜厚を残して終了させることが好ましい（ライトエッティング）。なお、これらドライエッティング処理と表1に示す表面処理を組み合

わせてもよい。

フロントページの続き

(72) 発明者 野海 茂昭
東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内

(72) 発明者 竹口 徹
東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内